

壹、發明名稱：(中文/英文)

中文發明名稱

擺動時脈產生電路及其方法

英文發明名稱

APPARATUS AND METHOD FOR GENERATING WOBBLE CLOCK

貳、申請人：

參、發明人：

肆、聲明事項：

伍、中文發明摘要：

本發明係提供一種光碟機之擺動時脈產生電路，用來接收一相位調變之擺動訊號以產生一擺動時脈。該擺動時脈產生電路包含有一比較電路以及一鎖相電路。比較電路係用來依據擺動訊號之峰值產生一合成訊號並比較合成訊號與一參考電壓以產生一保護訊號。鎖相電路會於保護訊號對應於一第一邏輯準位時驅動擺動時脈與擺動訊號同步，以及於保護訊號對應於一第二邏輯準位時維持擺動時脈而不驅動擺動時脈同步於擺動訊號。

陸、英文發明摘要：

An apparatus for generating wobble clock comprises: a comparing circuit and a phase lock loop. The comparing circuit generates a combining signal according to peak values of the wobble signal and compares the output signal with a reference voltage to output a control signal. The phase lock loop drives the wobble clock to be synchronized with the wobble signal if the protection signal corresponds to a first logic level, and stops driving the wobble clock to be synchronized with the wobble signal if the protect signal corresponds to a second logic level.

柒、指定代表圖：

(一) 本案指定代表圖為：第 (四) 圖。

(二) 本代表圖之元件代表符號簡單說明：

86	自動增益控制器	88、108	截波器
90	保持電路	92	合成電路
94	比較器	96	鎖相電路
98	正峰值保持電路	100	負峰值保持電路
102	相位-頻率比較器	104	迴路濾波器
106	壓控震盪器		

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

玖、發明說明：

【發明所屬之技術領域】

本發明提供一種光碟機之擺動時脈產生電路，尤指一種具有保護機制並可依據相位調變之擺動訊號產生非相位調變之擺動時脈的擺動時脈產生電路。

【先前技術】

在現代的資訊社會中，如何整理儲存大量的資訊，是資訊業界最關心的課題之一。在各種儲存媒介中，光碟片 (optical disc) 以其輕薄的體積，高密度的儲存容量，成為最普遍的高容量資料儲存媒介之一。然而，隨著多媒體技術的發展，由於一般的 CD 光碟片其容量大約僅有 650MB 左右，因此已經無法滿足業界的需求，所以業界便另提出新的光碟片規格以增加單一光碟片可儲存資料的容量，例如習知的多功能數位碟片 (digital versatile disc, DVD)，其大小與一般的 CD 光碟片相同，但是其容量卻遠大於 CD 光碟片。一般而言，多功能數位碟片一開始主要係應用於儲存影音資料，亦即習知的 DVD 影音光碟 (DVD-Video disc)，由於 DVD 影音光碟於一記錄層上可紀錄大約 4.7GB 的資訊，換句話說，至少可將兩小時的影片儲存於該記錄層上，所以隨著 DVD 影音光碟的普及，多功能數位碟片也逐漸地應用於其他領域中。由於單一多功能數位碟片即可紀錄大量的資料，因此一電腦系統即可經由單一多功能數位碟片來讀取所需的全部資料，亦

即相較於小容量的 CD 光碟片而言，該電腦系統便不需執行換片的繁雜操作來讀取所需資料。

圖一為光碟機之光學讀取頭 31 讀取光碟片的示意圖。光學讀取頭 31 上除了有讀取資料軌跡上記錄記號 30 的光接收器（未顯示）之外，還有四個感測器，**Sa**、**Sb**、**Sc**、**Sd**，用來讀取擺動軌跡中資訊。於圖一中，感測器 **Sa** 及 **Sd** 的位置對應於光碟片反射面上資料軌跡的溝槽，感測器 **Sb** 及 **Sc** 的位置則對應於擺動軌跡凸出於光碟片反射面的部份；因為溝槽與凸出部份的反射特性不同，感測器 **Sa**、**Sb**、**Sc**、**Sd** 感測到的雷射光反射量也不同。將感測器 **Sa** 至 **Sd** 的感測到的反射量相減並化成爲電氣訊號，就可得到一擺動訊號。隨著光碟片轉動，光學讀取頭 31 也會沿箭頭 32 的方向掠過光碟片的反射面，並順著軌道沿路拾取各感測器的量測值。固定在光學讀取頭 31 上的感測器 **Sa** 至 **Sd**，就會隨光學讀取頭 31 之移動而掠過擺動軌跡的不同蜿蜒處，而得到不同的感測值。譬如說，當光學讀取頭 31 到達位置 **P1** 時，本來在溝槽上方的感測器 **Sa**、**Sd** 會移動到擺動軌跡凸出部份的上方；相對地本來在凸出部份上方的感測器 **Sb**、**Sc**，則會移動到溝槽上方，這樣兩感測器的感測值都會改變，將兩感測器感測值相減所得之擺動訊號也會隨之改變。所以，光學讀取頭 31 便可經由擺動軌跡而產生一擺動訊號（wobble signal），而該擺動訊號可經由一解碼程序讀出位址資料（ADIP）。

如業界所習知，位址資料係以相位調變（phase modulation, PM）方式紀錄於擺動訊號中，而光碟片 10 上的每二個記錄區會對應 93 個擺動週期，其中 8 個擺動週期係以相位調變方式來紀錄位址資料。由於位址資料係以相位調變方式紀錄於擺動訊號中，因此光碟機必須使用一位址資料解碼器（ADIP decoder）來擷取出該位址資料。

圖二為習知類比位址資料解碼器 40 的示意圖。位址資料解碼器 40 包含有一延遲電路（delay circuit）42，一合成電路（mixer）44，一鎖相電路（phase lock loop, PLL）46，一除頻器（frequency divider）48，以及一 XOR 邏輯運算電路 50。首先，依據習知三角函數可知

$$\sin(\theta) * \cos(\theta) = \frac{1}{2} \sin(2\theta) \quad \text{方程式(1)}$$

因此，當擺動訊號以 $\sin(\theta)$ 表示時，則依據方程式(1)可以得到 $0.5 * \sin(2\theta)$ ，如前所述，位址資料係以相位調變方式紀錄於擺動訊號中，所以當對應位址資料之擺動訊號產生 180 度的相位變化時，亦即擺動訊號此時係爲 $\sin(\theta + 180^\circ)$ ，而依據上述方程式(1)可得到 $0.5 * \sin(2\theta + 360^\circ)$ ，即爲 $0.5 * \sin(2\theta)$ ，所以便可依據相位調變之擺動訊號來產生一非相位調變之擺動時脈（wobble clock）。類比位址資料解碼器 40 係依據上述概念來產生該非相位調變之擺動時脈，並依據該擺動時脈來對該擺動訊號進行解碼的操作以讀出位址資料。

如圖二所示，訊號 S1 係為擺動訊號，而延遲電路 42 係用來延遲訊號 S1 以產生訊號 S2，此外延遲電路 42 係延遲訊號 S1 達半個週期，亦即訊號 S2 與訊號 S1 之相位差為 90° ，若訊號 S1 以 $\text{Sin}(\theta)$ 表示，則訊號 S2 則為 $\text{Sin}(\theta + 90^\circ)$ ，亦即訊號 S2 對應 $\text{Cos}(\theta)$ 。合成電路 44 係用來對訊號 S1、S2 進行乘法運算以輸出訊號 S3，依據方程式(1)可知訊號 S3 係對應於 $0.5 * \text{Sin}(2\theta)$ ，亦即訊號 S3 的頻率係為訊號 S1 之頻率的兩倍。然後鎖相電路 46 便依據訊號 S3 來驅動訊號 S4 同步於訊號 S3，亦即鎖相電路 46 可輸出對應 $\text{Sin}(2\theta)$ 的訊號 S4，而除頻器 48 再處理訊號 S4 以產生頻率為訊號 S4 之一半的訊號 S5。請注意，訊號 S5 係為非相位調變之擺動時脈，而訊號 S1 係為相位調變之擺動訊號，因此當訊號 S5 與訊號 S1 經由 XOR 邏輯運算電路 50 進行一 XOR 邏輯運算後，便可解出訊號 S1 中產生相位變化之週期而取得位址資料 ADIP。由於類比電路無法準確地微分訊號 S1 來產生訊號 S2，因此必須透過延遲電路 42 來達到由 $\text{Sin}(\theta)$ 產生相對應 $\text{Cos}(\theta)$ 的運算，亦即延遲電路 42 需延遲訊號 S1 其半個週期，然而，若光碟片的轉速不斷變化，則由光碟片讀取之訊號 S1 會改變其頻率，亦即延遲電路 42 必須不斷依據訊號 S1 之週期來調整其延遲訊號 S1 的大小，因此造成延遲電路 42 的電路複雜而不易設計與實作。

圖三為習知數位位址資料解碼器 60 的示意圖。位址資料解碼器 60 包含有一類比/數位轉換電路 (analog-to-digital converter, ADC) 62，一微分運算電路 (differentiator) 64，一乘法器 (multiplier) 66，一鎖相電路 68，一除頻器 70，以及一 XOR 邏輯運算電路 72。數位位址資料解碼器 60 亦依據上述方程式(1)來產生該非相位調變之擺動時脈以用來對該擺動訊號進行解碼的操作。訊號 S1 係為類比的擺動訊號，因此類比/數位轉換電路 62 係將類比訊號 S1 轉換為相對應的數位訊號 S2 以便後續的數位訊號處理 (digital signal processing)。微分運算電路 64 則對訊號 S2 進行微分運算以產生相對應訊號 S3，若類比的訊號 S1 係對應 $\text{Sin}(\theta)$ ，則經由類比/數位轉換電路 62 進行取樣與量化後，數位的訊號 S2 亦可視為等效於 $\text{Sin}(\theta)$ ，因此 $\text{Sin}(\theta)$ 於微分處理後對應 $\text{Cos}(\theta)$ ，亦即訊號 S3 即對應於 $\text{Cos}(\theta)$ 。乘法器 66 係用來對訊號 S2、S3 進行乘法運算以輸出訊號 S4，依據方程式(1)可知訊號 S4 會對應於 $0.5 * \text{Sin}(2\theta)$ ，亦即訊號 S4 的頻率係為訊號 S2 之頻率的兩倍。然後鎖相電路 68 便依據訊號 S4 來驅動訊號 S5 同步於訊號 S4，亦即鎖相電路 68 可輸出對應 $\text{Sin}(2\theta)$ 的訊號 S5，而除頻器 70 可處理訊號 S5 以產生頻率為訊號 S5 之一半的訊號 S6。請注意，訊號 S2、S3、S4、S5、S6 係為數位訊號，其中訊號 S6 係對應非相位調變之擺動時脈，而訊號 S2 係為相位調變之擺動訊號，因此當訊號 S6 與訊號 S2 經由 XOR 邏輯運算電路 72 進行一 XOR 邏輯運算後，便可解出訊號 S2 中產生相位變化之週期而取得位址資料 ADIP。數位位址資料解碼器 60 於運作時，其係先將類比的擺動訊號數位化後再進行微分運算，因此類比/數位轉換電路 62 與微分運算電路 64 必須具有極高的

運算處理速度，且為了避免類比訊號轉換為數位訊號時產生失真，因此類比/數位轉換電路 62 必須使用較多位元數來量化類比訊號，對於高倍速的 DVD+R 光碟機與 DVD+RW 光碟機而言，數位位址資料解碼器 60 的生產成本很高而影響 DVD+R 光碟機與 DVD+RW 光碟機的市場競爭力。

【發明內容】

因此本發明提供一種可依據相位調變擺動訊號產生非相位調變訊號之擺動時脈的擺動時脈產生電路，以解決上述問題。

本發明之時脈訊號產生電路，用來接收一相位調變擺動考訊號以產生一非相位調變之擺動時脈訊號。該時脈訊號產生電路包含有：一比較電路以及一鎖相電路。比較電路用來依據該擺動訊號之峰值產生一合成訊號，並且比較合成訊號與一參考電壓以產生一保護訊號。該鎖相電路連接於該比較電路，用來接收保護訊號與輸出該目標時脈訊號，同時當保護訊號對應於一第一邏輯準位時比較擺動訊號與擺動時脈訊號來調整擺動時脈訊號同步於擺動訊號，以及當保護訊號對應於一第二邏輯準位時以不調整擺動時脈訊號同步於擺動訊號之方式持續輸出擺動時脈訊號。

本發明之時脈訊號產生方法，用來依據一相位調變之擺動訊號產生一非相位調變之擺動時脈訊號，包含有：根據一保護訊號決定是否調整擺動訊號以及擺動時脈訊號之相位同步用以輸出一控制訊號；根據控制訊號輸出一控制電壓；以及依據控制電壓調整擺動時脈訊號之頻率；其中根據對應擺動訊號峰值鎖產生之一合成訊號與一預定參考電壓之電壓差比較而產生第一保護訊號。且當該控制訊號對應於一第一邏輯準位時比較該參考訊號與該目標時脈訊號來調整該目標時脈訊號同步於該參考訊號，以及當該控制訊號對應於一第二邏輯準位時以不調整該目標時脈訊號同步於該參考訊號之方式持續輸出該目標時脈訊號。

不管該相位調變之擺動訊號如何變動，本發明擺動時脈產生電路都可動態地依據該相位調變之擺動訊號產生所需之非相位調變的擺動訊號，此外，本發明擺動時脈產生電路的電路架構十分簡單而易於實施，所以其製造成本低廉，並可應用任何的 DVD+R 光碟機或 DVD+RW 光碟機中。

【實施方式】

請參閱圖四，圖四為本發明擺動時脈產生電路 80 的功能方塊圖。擺動時脈產生電路 80 包含有帶通濾波器 (band-pass filter, BPF) 82、84，自動增益控制器 (automatic gain controller, AGC) 86，一截波器 (slicer) 88，一比較電路 89，以及一鎖相電路 (phase lock loop, PLL) 96。另外，比較電路 89 中設置有一保持電路 (hold circuit) 90，一合成電路 (mixer) 92，以及一比較器 (comparator) 94。

保持電路 90 設置有一正峰值保持電路 (peak hold circuit) 98 以及一負峰值保持電路 (bottom hold circuit) 100。鎖相電路 96 包含有一相位-頻率比較器 (phase-frequency detector, PFD) 102, 一迴路濾波器 (loop filter) 104, 一壓控震盪器 (voltage-controlled oscillator, VCO) 106, 以及一截波器 108。帶通濾波器 82、84 均具有高 Q 值 (Q factor), 並用來濾除一預定頻率範圍以外的訊號, 帶通濾波器 82 係處理一 DVD+R 光碟片或一 DVD+RW 光碟片上所讀出的擺動訊號 S1, 並輸出一訊號 S2 至自動增益控制器 86, 請注意, 摆動訊號 S1 包含有相位調變之擺動週期以儲存位址資料 (ADIP)。如業界所習知, 自動增益控制器 86 係使用不同的增益放大值 (gain value) 來調整其輸出訊號的訊號強度, 亦即當訊號 S2 的訊號強度降低時, 自動增益控制器 86 會提升其增益放大值來維持相對應訊號 S3 的訊號強度; 同樣地, 當訊號 S2 的訊號強度增加時, 自動增益控制器 86 會降低其增益放大值來維持相對應訊號 S3 的訊號強度。然後, 訊號 S3 會經由帶通濾波器 84 處理以產生訊號 S4, 並輸出訊號 S4 至截波器 88, 截波器 88 使用一預定電壓準位來將訊號 S4 (弦波) 轉換為訊號 S5 (方波), 亦即當訊號 S4 大於該預定電壓準位時, 訊號 S5 會對應邏輯值 "1", 相反地, 當訊號 S4 小於該預定電壓準位時, 訊號 S5 會對應邏輯值 "0", 所以, 本實施例中, 自動增益控制器 86 可輸出穩定的訊號 S3 以避免後續截波器 88 進行訊號處理時產生邏輯值誤判等情形。

此外, 帶通濾波器 84 所輸出的訊號 S4 亦會同時輸入保持電路 90, 而保持電路 90 主要係用來依據訊號 S4 的峰值來產生訊號 S6、S7。於保持電路 90 中, 正峰值保持電路 98 係用來保持訊號 S4 的正峰值以輸出訊號 S6, 而負峰值保持電路 100 係用來保持訊號 S4 的負峰值以輸出訊號 S7。正峰值保持電路 98 與負峰值保持電路 100 的操作簡述如下。請參閱圖五與圖六, 圖五為圖四所示之正峰值保持電路 98 的電路示意圖, 而圖六為圖五所示之正峰值保持電路 98 的操作示意圖。正峰值保持電路 98 包含有一運算放大器 (operational amplifier) 110, 一二極體 (diode) 112, 一電阻 114, 以及一電容 116。假設運算放大器 110 的增益放大值為 1, 且電壓 V_{ss} 為接地電壓, 所以於時間 t_0 時, 輸入電壓 V_{in} 開始上升, 由於端點 A 的電壓準位大於端點 B 的電壓準位, 因此二極體 112 係為順向偏壓而視為通路, 因此輸入電壓 V_{in} 會對電容 116 充電而使輸出電壓 V_{out} 隨著輸入電壓 V_{in} 而增加。於時間 t_1 時, 輸入電壓 V_{in} 會達到其正峰值 (positive peak), 亦即輸入電壓 V_{in} 於時間 t_1 後開始降低其準位, 請注意, 電容 116 於時間 t_1 時會維持輸出電壓 V_{out} 對應輸入電壓 V_{in} 之正峰值, 因此當輸入電壓 V_{in} 於時間 t_1 後開始降低其準位時, 端點 A 的電壓準位會小於端點 B 的電壓準位, 所以二極體 112 係為逆向偏壓而視為斷路, 同時, 電容 116 會透過電阻 114 進行放電以降低輸出電壓 V_{out} 的準位。輸入電壓 V_{in} 與輸出電壓 V_{out} 直到時間 T_1 時才會相等, 且輸入電壓 V_{in} 於時間 T_1 後繼續增加, 亦即於時間 T_1 後, 端點 A 的電壓準位又會大於端點 B 的電壓準位而使二極體 112 導通, 因此輸入電壓 V_{in} 又會開

始對電容 116 進行充電直到於時間 t_5 達到其正峰值為止。同樣地，於時間 t_5 後，電容 116 會開始放電直到輸出電壓 V_{out} 於時間 T_2 時等於輸出電壓 V_{in} ，然後輸入電壓 V_{in} 又會開始對電容 116 進行充電。如上所述，經由電阻 114 的阻值設定可調整電容 116 的放電速度而進一步地使輸出電壓 V_{out} 趨近於輸入電壓 V_{in} 的正峰值。

請參閱圖七與圖八，圖七為圖四所示之負峰值保持電路 100 的電路示意圖，圖八為圖七所示之負峰值保持電路 100 的操作示意圖。負峰值保持電路 100 包含有一運算放大器 118，一二極體 120，一電阻 122，以及一電容 124。假設運算放大器 118 的增益放大值為 1，且電壓 V_{ss} 為接地電壓，以及電壓 V_{dd} 為高電壓準位，所以一開始時電壓 V_{dd} 會先經由電阻 122 對電容 124 充電至一大於電壓 V_{ss} 之預定準位。所以於時間 t_0 ，輸入電壓 V_{in} 開始下降，由於端點 A 的電壓準位小於端點 B 的電壓準位，因此二極體 112 為順向偏壓而視為通路，因此輸入電壓 V_{in} 會驅使輸出電壓 V_{out} 隨著輸入電壓 V_{in} 而降低。於時間 t_1 時，輸入電壓 V_{in} 會達到其負峰值 (negative peak)，亦即輸入電壓 V_{in} 於時間 t_1 後開始增加其準位，請注意，電容 124 於時間 t_1 時會維持輸出電壓 V_{out} 對應輸入電壓 V_{in} 之負峰值，因此當輸入電壓 V_{in} 於時間 t_1 後開始提升其準位時，端點 A 的電壓準位會大於端點 B 的電壓準位，所以二極體 112 為逆向偏壓而視為斷路，同時，電壓 V_{dd} 會透過電阻 122 對電容 124 充電以提升輸出電壓 V_{out} 的準位。輸入電壓 V_{in} 與輸出電壓 V_{out} 直到時間 T_1 時才會相等，且輸入電壓 V_{in} 於時間 T_1 後繼續降低，亦即於時間 T_1 後，端點 A 的電壓準位又會小於端點 B 的電壓準位而使二極體 112 導通，因此輸入電壓 V_{in} 又會開始驅動輸出電壓 V_{out} 直到於時間 t_5 達到其負峰值為止。同樣地，於時間 t_5 後，電壓 V_{dd} 會開始對電容 124 充電直到輸出電壓 V_{out} 於時間 T_2 時等於輸出電壓 V_{in} ，然後輸入電壓 V_{in} 又會驅動輸出電壓 V_{out} 。如上所述，經由電阻 122 的阻值設定可調整電容 124 的充電速度而進一步地使輸出電壓 V_{out} 趨近於輸入電壓 V_{in} 的負峰值。

如圖四所示，訊號 S_6 、 S_7 另經由一合成電路 92 以依據訊號 S_6 、 S_7 之間的電壓差 (voltage difference) 產生一訊號 S_8 ，最後比較器 94 比較一參考電壓 V_{ref} 與訊號 S_8 之電壓準位來判斷訊號 S_4 對應訊號 S_1 之相位調變週期的區段，並輸出一訊號 S_9 至鎖相電路 96 以告知鎖相電路 96。於鎖相電路 96 中，壓控振盪器 106 所輸出的訊號 S_{10} (弦波) 經由截波器 108 轉換為相對應的訊號 S_{11} (方波) 後迴授至相位-頻率比較器 102，而相位-頻率比較器 102 會比較訊號 S_{11} 與訊號 S_5 之間的相位關係，並產生控制訊號 UP 與控制訊號 DN 至迴路濾波器 104。迴路濾波器 104 會依據控制訊號 UP 與控制訊號 DN 而輸出穩定的直流控制電壓 V_c 至壓控振盪器 106，一般而言，迴路濾波器 104 會包含有電壓提昇電路 (charge pump)，用來依據控制訊號 UP 、 DN 的驅動以輸出直流控制電壓 V_c 。直流控制電壓 V_c 之大小係用來驅動壓控振盪器 106 調整其輸出之訊號 S_{10} 的頻率。舉例

來說，若訊號 S11 的正緣 (rising edge) 提前於訊號 S5 的正緣前形成，則會觸發相位-頻率比較器 102 產生控制訊號 DN 以用來降低直流控制電壓 Vc，亦即降低訊號 S10 之頻率而遞延訊號 S11 之下一回正緣的產生時間以修正目前訊號 S11 之相位領先訊號 S5 之相位的狀態，而當訊號 S5 的正緣稍後形成時，相位-頻率比較器 102 會觸發產生控制訊號 UP 的脈衝 (impulse)，並隨即同時重置控制訊號 UP、DN 而完成一次相位校正的操作；相反地，若訊號 S5 的正緣提前於訊號 S11 的正緣前形成，則會觸發相位-頻率比較器 102 產生控制訊號 UP 以用來提升直流控制電壓 Vc，亦即增加訊號 S10 之頻率而提早訊號 S11 之下一回正緣的產生時間以修正目前訊號 S11 之相位落後訊號 S5 之相位的狀態，而當訊號 S11 的正緣稍後形成時，相位-頻率比較器 102 會觸發產生控制訊號 DN 的脈衝 (impulse)，並隨即同時重置控制訊號 UP、DN 而完成一次相位校正的操作。此外，當訊號 S11 與訊號 S5 同相時，訊號 S11 與訊號 S5 之正緣會同時觸發相位-頻率比較器 102 產生控制訊號 UP 的脈衝與控制訊號 DN 的脈衝，並隨即會同時重置控制訊號 UP 與控制訊號 DN，由於控制訊號 UP 與控制訊號 DN 係分別用來提升與降低直流控制電壓 Vc，且控制訊號 UP 與控制訊號 DN 被觸發的持續時間 (duration) 相同，因此當訊號 S11 與訊號 S5 同相時，鎖相電路 96 不會校正直流控制電壓 Vc 而繼續維持訊號 S10。

由於訊號 S1 中相位調變的週期會驅使訊號 S5 的相對應週期對應於不穩定的頻率，因此本實施例利用保持電路 90 來偵測訊號 S1 中相位調變週期的時段，並輸出訊號 S9 來停止相位-頻率比較器 102 輸出控制訊號 UP、DN 調整訊號 S10，因此可避免於訊號 S5 對應不穩定頻率下，鎖相電路 96 錯誤地驅動訊號 S10 來鎖定訊號 S5。請注意，當相位-頻率比較器 102 不輸出控制訊號 UP、DN 時，迴路濾波器 104 本身會維持目前所使用的直流控制電壓 Vc，因此壓控振盪器 106 仍持續地輸出相位-頻率比較器 102 中斷執行前鎖相電路 96 所校正產生的訊號 S10。

本發明擺動時脈產生電路 80 的詳細運作敘述如下。請同時參閱圖四與圖九，圖九為圖四所述之擺動時脈產生電路 80 的操作示意圖。由上而下，分別代表訊號 S1、S2、S3、S4、S5、S6、S7、S8、S9。如圖九所示，訊號 S1 於時間 T1、T2 時產生 180° 的相位變化，亦即訊號 S1 包含有相位調變之週期。由於帶通濾波器 82 具有高 Q 值，因此於訊號 S1 中非對應一預定主頻的訊號會被大幅衰減，而訊號 S1 中產生相位調變之週期於帶通濾波器 82 處理後會產生相位遲滯的變頻訊號，如圖九所示，訊號 S2 於時段 P1 中的頻率不穩定地變動。此外，光碟機之讀寫頭讀取擺動訊號（亦即訊號 S1）時可能因為震動等因素而造成訊號 S1 的訊號強度產生變動，且帶通濾波器 82 於處理訊號 S1 時亦可能會衰減訊號 S2 的訊號強度，因此本實施例利用自動增益控制器 86 來調整對應訊號 S2 的增益放大值以維持一穩定的訊號 S3 以便保持電路 90 可輸出正確的訊號 S6、S7。由於自動增益控制器 86 僅調整訊號 S3 的訊號強度而不會改變其頻率，因此於時

段 P1 中，訊號 S3 係對應不穩定的頻率，如前所述，帶通濾波器 84 亦具有高 Q 值，因此帶通濾波器 84 會大幅衰減非對應一預定主頻的訊號，亦即於時段 P1 中的訊號 S3，由於其頻率大幅偏離該預定主頻，因此其振幅會因而被衰減，如圖九所示，訊號 S4 於時段 P4 中對應較小的振幅。接著，截波器 88 便處理訊號 S4 (弦波) 來輸出訊號 S5 (方波)，並輸入訊號 S5 至鎖相電路 96。

如前所述，本實施例會產生一訊號 S9 以控制相位-頻率比較器 102 是否輸出控制訊號 UP、DN 來校正直流控制電壓 Vc，其操作詳述如下。如圖四所示，訊號 S4 除了輸入截波器 88 外，亦會輸入保持電路 90。正峰值保持電路 98 與負峰值保持電路 100 的操作原理已敘述如上 (參閱圖六、八)，因此當訊號 S4 輸入正峰值保持電路 98 時，正峰值保持電路 98 會驅動訊號 S6 隨著訊號 S4 的正峰值而變動，同樣地，當訊號 S4 輸入負峰值保持電路 100 時，負峰值保持電路 100 會驅動訊號 S7 隨著訊號 S4 的負峰值而變動，而訊號 S6、S7 的輸出結果如圖九所示，由於訊號 S4 於時段 P4 中對應較小的振幅，因此訊號 S6 受影響而會對應較小的正峰值，同樣地，訊號 S7 亦會受影響。然後，合成電路 92 會計算訊號 S6 與訊號 S7 之間的差值，如圖九所示，訊號 S8 會於一時段中對應較低的電壓準位，而為了將訊號 S8 轉換為一控制訊號，因此使用一比較器 94 來比較訊號 S8 與參考電壓 Vref，其中訊號 S8 大於參考電壓 Vref 則對應一邏輯值”1”，訊號 S8 小於參考電壓 Vref 則對應另一邏輯值”0”，其結果如圖九所示，訊號 S9 於時段 P3 中對應於邏輯值”0”，用來表示訊號 S4 於時段 P3 時對應不穩定的頻率 (由於訊號 S1 中相位調變之訊號產生)，因此於時間 T3 時，相位-頻率比較器 102 便會停止輸出控制訊號 UP、DN，亦即鎖相電路 96 不會啓動來調整訊號 S10，直到時間 T4 時，相位-頻率比較器 102 便會繼續輸出控制訊號 UP、DN，亦即鎖相電路 96 會繼續啓動來調整訊號 S10。

由於鎖相電路 96 的操作與功能係為業界所習知，因此於此不再詳細贅述，此外，本實施例中，鎖相電路 96 需依據訊號 S9 來決定是否啓動以驅動訊號 S11 同相於訊號 S5，因此任何習知鎖相電路可依據訊號 S9 來決定是否啓動以驅動訊號 S11 同相於訊號 S5 均可應用於本發明擺動時脈產生電路 80 中，亦即本發明擺動時脈產生電路 80 可運用任何習知鎖相電路的架構來實施鎖相電路 96。此外，圖五與圖七所示之正峰值保持電路 98 與負峰值保持電路 100 可分別用來依據訊號 S4 產生訊號 S6 與 S7，然而，任何習知保持電路亦可應用於本發明擺動時脈產生電路 80 中而達到追蹤 (trace) 訊號 S4 之峰值的目的。此外，本實施例中係使用正峰值保持電路 98 與負峰值保持電路 100 所輸出之訊號 S6、S7 來計算其差量以判斷啓動保護機制的時機，雖然依據訊號 S6、S7 之差量可較準確地啓動保護機制以產生較佳的保護效果，然而，亦可僅應用正峰值保持電路 98 所產生的訊號 S6 或負峰值保持電路 100 所產生的訊號 S7 來與參考電壓 Vref 進行比較以判斷啓動保護機制的時機，上述均屬本發明之範疇。

如圖四所示，訊號 S4 經由截波器 88 處理後便輸入相位-頻率比較器 102，然而，訊號 S4 需經由保持電路 90，合成電路 92，以及比較器 94 處理後才輸入相位-頻率比較器 102，亦即訊號 S4 之時段 P4 開始輸入相位-頻率比較器 102 的時序 (timing) 可能會早於訊號 S9 之時段 P3 開始驅動相位-頻率比較器 102 的時序，亦即於訊號 S9 於時間 T3 開始保護訊號 S10 避免受相位調變擺動訊號影響前，訊號 S4 之時段 P4 已經輸入相位-頻率比較器 102 影響鎖相電路 96 產生的訊號 S10。為了解決上述問題，本發明擺動時脈產生電路 80 另應用一提早保護的機制，其操作敘述如下。依據 DVD+R 與 DVD+RW 的規格，光碟片上兩個記錄區會對應 93 個擺動週期，亦即一位址資料單元 (ADIP unit) 係由 93 個擺動週期構成，其中 8 個擺動週期係經由相位調變來紀錄所要的位址資料，而其餘 85 個擺動週期並未應用相位調變來紀錄資訊，因此本實施例主要係利用相位調變之擺動訊號（亦即訊號 S1）中 85 個未相位調變之擺動週期來產生非相位調變之擺動時脈（亦即訊號 S10），而該非相位調變之擺動時脈便可用來與相位調變之擺動訊號進行 XOR 邏輯運算以解出位址資料。所以，若本發明擺動時脈產生電路 80 所產生的訊號 S10 可用來正確地解出一位址資料單元中 8 個擺動週期所對應的位址資料，則依據 DVD+R 與 DVD+RW 的規格，後續 85 個擺動週期應與訊號 S10 同相，因此若訊號 S10 可順利解出一位址資料單元中的資料，則表示擺動時脈產生電路 80 所輸出的訊號 S10 即為所需之擺動時脈，因此依據已知 DVD+R 與 DVD+RW 的規格可知每 93 個擺動週期中，8 個對應相位調變之擺動週期後會跟隨 85 各非相位調變之擺動週期，所以，便可於下一位址資料單元開始的時序前提早一預定時段來停止相位-頻率比較器 102 輸出控制訊號 UP、DN。

請參閱圖十，圖十為圖四所示之擺動時脈產生電路 80 應用於一光碟存取系統 130 之示意圖。光碟存取系統 130 包含有一光碟片 132，一讀寫頭 134，一擺動時脈產生電路 80，以及一位址資料解碼電路 136。讀寫頭 134 可讀取光碟片上所設置的擺動軌跡而產生相位調變的擺動訊號（亦即訊號 S1）。如前所述，擺動時脈產生電路 80 可依據相位調變的訊號 S1 產生非相位調變的擺動時脈（亦即訊號 S10），而位址資料解碼電路 136 便可使用訊號 S10 來解出訊號 S1 中所紀錄的位址資料 (ADIP)。舉例來說，對訊號 S10 與訊號 S1 進行 XOR 邏輯運算即可解出原本以相位調變來紀錄的位址資料，亦即訊號 S1 中每 93 個擺動週期讀出同步單元或資料單元。此外，由於已知每 93 個擺動週期（對應一位址資料單元）中，8 個對應相位調變之擺動週期後會跟隨 85 各非相位調變之擺動週期，所以位址資料解碼電路 136 於解碼訊號 S1 的運算過程中，便可事先預測下一位址資料單元開始的第一個擺動週期何時會出現，請注意，該第一個擺動週期即會產生 180° 的相位變化，因此由圖四可知訊號 S9 亦依據訊號 S4 而產生，而位址資料單元開始的第一個擺動週期輸入相位-頻率比較器 102 會早於訊號 S9 開始保護鎖相電路 96 的時間，所以可能會造成鎖相電路 96 誤動而影響原本相位與頻率正確的訊號

S10。所以，本實施例中，當鎖相電路 96 產生的訊號 **S10** 可使位址資料解碼電路 136 成功地解碼複數個位址資料單元後，位址資料解碼電路 136 會預測下一位址資料單元之第一個擺動週期何時出現，並於該下一位址資料單元開始處理前一預定時間輸出訊號 **S12** 至相位-頻率比較器 102，亦即訊號 **S12** 此時取代原先訊號 **S9** 保護鎖相電路 96 的功能，如圖九所示，相較於訊號 **S9**，訊號 **S12** 可於時間 **Tx** 時即驅動相位-頻率比較器 102 停止輸出控制訊號 **UP**、**DN**。

請注意，本實施例中，於訊號 **S10** 可使位址資料解碼電路 136 可成功地解碼複數個位址資料單元後才啓動訊號 **S12** 來保護鎖相電路 96，若訊號 **S10** 尚未穩定前，位址資料解碼電路 136 可能會因為錯誤的訊號 **S10** 而錯誤地預測下一位址資料單元之第一個擺動週期的出現時間，所以可能使得訊號 **S12** 保護鎖相電路 96 的時序晚於原先訊號 **S9** 保護鎖相電路 96 的時序，亦即訊號 **S12** 的作用失效；或者訊號 **S12** 太早保護鎖相電路 96 而造成鎖相電路 96 的保護時段過長，由於本發明擺動時脈產生電路 80 係利用非相位調變之 85 個擺動週期來產生訊號 **S10**，所以若鎖相電路 96 的保護時段過長，則鎖相電路 96 無法即時地鎖定所要的訊號 **S10**，亦即鎖相電路 96 的執行效能因此惡化。所以，本發明擺動時脈產生電路 80 係先使用訊號 **S9** 來保護鎖相電路 96 以產生穩定且正確的訊號 **S10** 後，位址資料解碼電路 136 所輸出的訊號 **S12** 才會取代訊號 **S9** 而達到提早保護的目地。同樣地，當擺動時脈產生電路 80 已使用訊號 **S12** 來保護鎖相電路 96 時，若擺動時脈產生電路 80 輸出的訊號 **S10** 無法使位址資料解碼電路 136 準確地預測位址資料單元中相位調變之擺動週期的出現時間時，表示訊號 **S1** 之頻率或相位產生異動而影響訊號 **S10**，因此位址資料解碼電路 136 會停止輸出訊號 **S12** 至擺動時脈產生電路 80，亦即擺動時脈產生電路 80 停止使用訊號 **S12** 的保護機制而回復使用訊號 **S9** 的保護機制，直到鎖相電路 96 重新鎖定穩定且正確的訊號 **S10** 為止，然後訊號 **S12** 的保護機制才會重新啓動來保護鎖相電路 96。

相較於習知技術，本發明擺動時脈產生電路利用原先相位調變之擺動訊號來產生非相位調變之擺動時脈，而相位調變之擺動訊號包含有相位調變之擺動週期與非相位調變之擺動週期，因此當本發明擺動時脈產生電路應用鎖相電路來鎖定所要之擺動時脈同相於該擺動訊號中非相位調變之擺動週期時，本發明擺動時脈產生電路另使用保持電路來產生保護訊號，以便該擺動訊號之相位調變的擺動週期輸入該鎖相電路時暫停該鎖相電路的鎖相運作。此外，當該擺動時脈可成功地解出該相位調變之擺動訊號中編碼的位址資料時，本發明擺動時脈產生電路會啓動一提前保護的機制以進一步地控制該鎖相電路穩定地鎖定該擺動時脈。不管該相位調變之擺動訊號如何變動，本發明擺動時脈產生電路都可動態地依據該相位調變之擺動訊號產生所需之擺動時脈，此外，本發明擺動時脈產生電路的電路架構十分簡單而易於實施，且其製造成本低廉，並可應用任何的 DVD+R 光碟機或 DVD+RW 光碟機中。

【圖式簡單說明】

圖式之簡單說明

圖一為習知光學讀取頭讀取光碟片的示意圖。

圖二為習知類比位址資料解碼器的示意圖。

圖三為習知數位位址資料解碼器的示意圖。

圖四為本發明擺動時脈產生電路的功能方塊圖。

圖五為圖四所示之正峰值保持電路的電路示意圖。

圖六為圖五所示之正峰值保持電路的操作示意圖。

圖七為圖四所示之負峰值保持電路的電路示意圖。

圖八為圖七所示之負峰值保持電路的操作示意圖。

圖九為圖四所述之擺動時脈產生電路的操作示意圖。

圖十為圖四所示之擺動時脈產生電路應用於一光碟存取系統的示意圖。

圖式之符號說明

30	記錄記號	31	光學讀取頭
34a、34b、34c	擺動訊號	40、60、136	位址資料解碼器
42	延遲電路	44	合成電路
46、68	鎖相電路	48、70	除頻器
50、72	XOR 邏輯運算電路	62	類比/數位轉換電路
64	微分運算電路	66	乘法器
80	擺動時脈產生電路	82、84	帶通濾波器
86	自動增益控制器	88、108	截波器
89	比較電路	90	保持電路
92	合成電路	94	比較器
96	鎖相電路	98	正峰值保持電路
100	負峰值保持電路	102	相位-頻率比較器
104	迴路濾波器	106	壓控震盪器
110、118	運算放大器	112、120	二極體
114、122	電阻	116、124	電容
130	光碟存取系統	134	讀寫頭

拾、申請專利範圍：

1. 一時脈訊號產生電路，用來接收一相位調變之輸入訊號以產生一非相位調變之目標時脈訊號，該時脈訊號產生電路包含有：

一比較電路，用來依據該輸入訊號之峰值產生一合成訊號，將該合成訊號之電壓差與一預定參考電壓比較以產生一第一保護訊號；以及

一鎖相電路，連接於該比較電路，用來接收該輸入訊號該第一保護訊號，用以產生該目標時脈訊號，而該目標時脈訊號會回授至該鎖相電路之輸入端，根據該第一保護訊號之邏輯準位決定是否調整該目標時脈訊號同步於該輸入訊號；

其中當該第一保護訊號對應於一第一邏輯準位時比較該參考訊號與該目標時脈訊號來調整該目標時脈訊號同步於該參考訊號，當於該第一保護訊號對應於一第二邏輯準位時以不調整該目標時脈訊號同步於該參考訊號之方式持續輸出該目標時脈訊號。

2. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中該比較電路包含有：
一保持電路，接收該輸入訊號，用以分別取出該輸入訊號之正峰值訊號以及負峰值訊號；
一合成電路，連結至該保持電路，用以根據該該正峰值訊號及該負峰值訊號之電壓差產生該合成訊號；以及
一比較器，連結至該合成電路，用以將該合成訊號之電壓準位與該預定參考電壓比較，根據比較的結果輸出該第一保護訊號。
3. 如申請專利範圍第 2 項所述之時脈訊號產生電路，其中該保持電路包含有一正峰值保持電路，用來依據該參考訊號產生該正峰值訊號；以及一負峰值保持電路，用來依據該參考訊號產生該負峰值訊號。
4. 如申請專利範圍第 2 項所述之時脈訊號產生電路，其中該鎖相電路包含有：
一相位-頻率比較器，用來接收該第一保護訊號、該參考訊號以及該目標時脈訊號，並依據該第一保護訊號之邏輯準位決定是否比較該參考訊號以及該目標時脈訊號之相位以輸出一控制訊號；
一迴路濾波器，連結至該相位-頻率比較器，用以依據該控制訊號輸出一控制電壓；以及
一壓控震盪器，連結至該迴路濾波器，用來依據該控制電壓調整該目標時脈訊號之頻率。
5. 如申請專利範圍第 4 項所述之時脈訊號產生電路，其中更包含有一第二截波器，連結於該壓控震盪器與該相位-頻率比較器之間，用以截波該目標時脈訊號。
6. 如申請專利範圍第 4 項所述之時脈訊號產生電路，其中該迴路濾波器包含有一電壓提升電路，用以根據該控制訊號調整該控制電壓。

7. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中更包含有：
 - 一第一帶通濾波器，用來當該輸入訊號輸入該運算電路以及該鎖相電路前，控制該輸入訊號於一對應預定頻率範圍；以及
 - 一第一截波器，該截波器之輸出端連接至該運算電路與該鎖相電路，用以截波該輸入訊號。
8. 如申請專利範圍第 7 項所述之時脈訊號產生電路，其中更包含有：
 - 一自動增益控制器，連結至該第一帶通濾波器，使用不同的增益放大值調整該輸入訊號的強度；以及
 - 一第二帶通濾波器，其輸入端連結至該自動增益控制器，其輸出端連結至該第一截波器，用以控制增益後之該輸入訊號於該對應預定頻率範圍。
9. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該合成訊號之電壓差與該預定參考電壓之電壓差不大於一臨界值，則該第一保護訊號會對應該第一邏輯準位。
10. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該合成訊號之電壓差與該預定參考電壓之電壓差不大於一臨界值且連續數次，則該第一保護訊號會對應該第一邏輯準位。
11. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該合成訊號之電壓差與該預定參考電壓之電壓差大於一臨界值，則該第一保護訊號會對應該第二邏輯準位。
12. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中若該合成訊號之電壓差與該預定參考電壓之電壓差大於一臨界值且連續數次，則該第一保護訊號會對應該第二邏輯準位。
13. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中該輸入訊號為一光碟片之擺動訊號，而該目標時脈訊號為一擺動時脈。
14. 如申請專利範圍第 1 項所述之時脈訊號產生電路，其中該時脈訊號產生電路可應用於一光碟機，而該光碟機可為 DVD+R 光碟機或一 DVD+RW 光碟機。
15. 如申請專利範圍第 14 項所述之時脈訊號產生電路，其中該光碟機包含一位址

資料解碼器，用以預測該輸入訊號形成相位調變之週期之時序，並於該時序前一預定時段產生一第二保護訊號來控制不調整該目標時脈訊號同步於該輸入訊號，用以維持該目標時脈訊號。

16. 一種時脈訊號產生方法，用以依據一相位調變之輸入訊號產生一非相位調變之目標時脈訊號，包含有：

根據一第一保護訊號決定是否調整該輸入訊號以及該目標時脈訊號之相位同步用以輸出一控制訊號；

根據該控制訊號輸出一控制電壓；以及

依據該控制電壓調整該目標時脈訊號之頻率；

其中根據對應該輸入訊號峰值鎖產生之一合成訊號與一預定參考電壓之電壓差比較而產生該第一保護訊號。

17. 如申請專利範圍第 16 項所述之時脈訊號產生方法，其中該第一保護訊號產生方法包含有：

取得該輸入訊號之正峰值訊號以及負峰值訊號；

根據該正峰值訊號及該負峰值訊號之電壓差產生該合成訊號；以及

比較該合成電路以及該預定參考電壓之電壓差以輸出該第一保護訊號。

18. 如申請專利範圍第 16 項所述之時脈訊號產生方法，其中當該第一保護訊號對應於一第一邏輯準位時，比較該輸入訊號與該目標時脈訊號來調整該目標時脈訊號同步於該輸入訊號，反之當該第一保護訊號對應於一第二邏輯準位時，以不調整該目標時脈訊號同步於該輸入訊號之方式維持該目標時脈訊號。

19. 如申請專利範圍第 18 項所述之時脈訊號產生方法，其中若一週期計數值與該平均計數值之差量大於一臨界值，則該第一保護訊號會對應該第二邏輯準位。

20. 如申請專利範圍第 18 項所述之時脈訊號產生方法，其中當該第一保護訊號對應該第二邏輯準位，且連續一預定數目之複數個週期計數值與該平均計數值之差量均大於一臨界值時，則該第一保護訊號會由對應該第二邏輯準位。

21. 如申請專利範圍第 18 項所述之時脈訊號產生方法，其中若一週期計數值與該平均計數值之差量不大於一臨界值，則該第一保護訊號會對應該第一邏輯準位。

22. 如申請專利範圍第 18 項所述之時脈訊號產生方法，其中當該第一保護訊號對

應該第二邏輯準位，且連續一預定數目之複數個週期計數值與該平均計數值之差量均不大於一臨界值時，則該第一保護訊號會由對應該第一邏輯準位。

23. 如申請專利範圍第 16 項所述之時脈訊號產生方法，其中該輸入訊號為一光碟片之擺動訊號，而該目標時脈訊號為一擺動時脈。
24. 如申請專利範圍第 16 項所述之時脈訊號產生方法，其中該時脈訊號產生方法可應用於一光碟機中，而該光碟機可為一 DVD+R 光碟機或一 DVD+RW 光碟機。
25. 如申請專利範圍第 22 項所述之時脈訊號產生方法，其中更包含使用預測該輸入訊號形成相位調變之週期之時序，並於該時序前一預定時段產生一第二保護訊號來控制不調整該目標時脈訊號同步於該輸入訊號，用以維持該目標時脈訊號。

拾壹、圖式：